

Conception générale

Le micro-ordinateur TO9 est conçu autour d'un microprocesseur 6809 E, 8 bits recevant deux signaux d'horloge en quadrature (E et Q) à 1 MHz. Le bus d'adresses 16 bits bufferisé par des 74 LS 244 permet l'accès aux différentes mémoires et registres. Le bus de données 8 bits se répartit en trois groupes :

– Un bus de données principal 8 bits bufferisé et sélectionné par un 74 LS 245, permettant les principaux échanges.

– Deux bus de données A et B de 8 bits, bufferisés et sélectionnés chacun par deux autres 74 LS 245 et permettant les transferts d'informations avec les deux groupes de RAMS, partie A, partie B.

Les lignes de contrôle sont constituées par les commandes de lecture-écriture (R/WN) des mémoires vives et de divers registres, ainsi que par les demandes d'interruption concernant le clignotement du curseur, le fonctionnement du clavier et du crayon optique (IRQN, FIRQN).

Un circuit de RESET en relation avec le 6809 E et différents registres permet la réinitialisation de la machine.

Les 6 Ko de logiciel de base, ou moniteur système, sont logés dans une EPROM 8 Ko 2764. Une partie des 2 Ko restant sert de moniteur au lecteur de disquettes.

Les 128 Ko de logiciels d'application résidents sont logés dans quatre EPROMS 32 Ko 27256, répartis en trois slots (0 à 2) de deux ou quatre banques.

La commutation des banques s'effectue en programmation par écriture d'adresses dans un LATCH 74 LS 173. Les slots sont eux-mêmes sélectionnés par deux bits de PIA en provenance du 6846.

La cartouche de logiciel d'application externe représente, en relation avec les bus de données, d'adresses et les lignes de contrôle, le slot numéro 3.

Les 128 Ko de mémoire vive répartis en huit groupes de deux 4416 (reconstitution des datas 8 bits) définissent la mémoire écran et utilisateur partie A, la mémoire écran et utilisateur partie B, ainsi que les six banques de RAM utilisateur. Chaque banque est commutée d'une façon logicielle, à partir de trois bits de PIA en provenance du 6821. L'extension mémoire est composée de quatre autres banques commutées par deux bits du PIA 6846 en association avec le 6821. Les 4416 étant des mémoires dynamiques, leur adressage ne provient pas en direct du 6809 E mais passe par un bus procurant un adressage multiplexé. Ce bus est bufferisé par un HCT244.

En dehors du microprocesseur, l'unité centrale est commandée par un gate array principal permettant, via le bus d'adresses multiplexées, le rafraîchissement des

mémoires et de l'écran pendant la phase non active du 6809 E (technique de DMA). Attaqué par une horloge mère de 16 MHz, le circuit délivre les différents signaux d'horloge et de commande du téléviseur. Il assure aussi la gestion du crayon optique (LP).

Un deuxième gate array conçoit les différents décodages d'adresses inhérents à la machine. Le troisième gate array détermine, en relation avec le codage logiciel des RAMS écran partie A et partie B, les huit modes d'affichage. Ce circuit est programmable par le bus de données principal. Il reçoit les 16 bits d'informations des mémoires vives écran par les bus de données A et B.

Le module palette, programmable par le 6809 E en relation avec le bus de données 6809, permet, sous la dépendance du mode d'affichage considéré, un choix maximum de seize teintes parmi 4 096, pour la fenêtre écran et pour le tour ou cadre. Il délivre trois informations B, V, R reprises et adaptées par les circuits d'interfaçage vidéo comprenant, entre autres, le dispositif d'incrustation. Ces circuits, recevant des signaux de synchronisation et de blanking en provenance du gate array système, fournissent les tensions nécessaires, avec des impédances respectant les normes SCART, pour la prise Péritel. Une vidéo composite est reconstituée en sortie.

Le 6846 assure par son timer le clignotement du curseur (demandes IRQN) ou l'envoi codé des informations numériques à enregistrer sur le LEP (magnétophone). Inversement, son PIA récupère les informations de lecture décodées à charger. Une ligne du PIA génère le son qui, via un mélangeur recevant le son du LEP, attaque la prise Péritel et une fiche CINCH. Une autre ligne du PIA prend en compte l'information "tactile" du crayon optique LP (switch). Le restant du PIA contrôle certaines commutations de banques RAM, ainsi que des commutations de slots.

Le 6821, en dehors des commutations de banques RAM, a pour mission de prendre en compte les interruptions FIRQN sollicitées par le phototransistor du crayon optique et de commander, via un connecteur spécialisé, une imprimante en mode parallèle CENTRONICS. De même, il assure les demandes d'incrustation et la télécommande du moteur LEP.

A part le traitement du signal "BUSY" imprimante, le 6850 est entièrement consacré à la gestion du clavier. Travaillant en mode série asynchrone avec le mono-chip (type 6805) de ce dernier, il effectue des liaisons au rythme de 9 600 bauds.

Le lecteur de disquettes (drive) au standard 3,5 pouces simple face, simple ou double densité, est commandé par un module de contrôle (type WD 2793 ou WD 1770) programmable par le 6809. Le choix de la densité se fait par une opération de "latch" en écriture dans un circuit annexe 74 LS 173.

Une alimentation à découpage du type "fly back" à régulation opto-électronique fabrique les trois tensions de + 5 V, + 12 V, - 5 V, nécessaires à la configuration du micro ordinateur.